Downloaded from UvA-DARE, the institutional repository of the University of Amsterdam (UvA)
http://dare.uva.nl/document/172965

File ID	172965
Filename	Samenvatting

SOURCE (OR PART OF THE FOLLOWING SOURCE):

Type	Dissertation
Title	High performance reconfigurable computing with cellular automata
Author	S. Murtaza
Faculty	Faculty of Science
Year	2010
Pages	vi, 120

FULL BIBLIOGRAPHIC DETAILS:
http://dare.uva.nl/record/339482

Copyright

It is not permitted to download or to forward/distribute the text or part of it without the consent of the author(s) and/or copyright holder(s), other then for strictly personal, individual use.

UvA-DARE is a service provided by the library of the University of Amsterdam (http://dare.uva.nl)

Samenvatting in het Nederlands*

Een Cellulaire Automaat is een inherent discreet, decentraal, en ruimtelijk uitgespreid system dat in staat is om het gedrag van complexe natuurlijke systemen met een hoge graad van nauwkeurigheid en robuustheid te modelleren. Het blijft een grote uitdaging om het abstracte concept van een Cellulaire Automaat af te beelden op computer hardware. De "Field Programmable Gate Array" (FPGA) is een ideaal platform om hardware implementaties van Cellulaire Automaten te bestuderen. Hoog vermogen rekenen (High Performance Computing - HPC) met FPGAs maakt het mogelijk om rekenintensieve algoritmes direct in de hardware uit te voeren en op die manier het extreme potentieel aan rekenkracht van special purpose HPC uit te buiten.

Het belangrijkste doel van dit werk is een disciplinegebonden gezichtspunt op vereisten en problemen die samenhangen met het afbeelden van Cellulaire Automaten op de fysische realiteit van 'special purpose' hardware. Voor - en nadelen van een breed scala aan hardware architecturen, van een enkele to meerdere parallelle FPGAs, worden in detail onderzocht. Het modelleren van de prestaties voor elke implementatie, en het bepalen van de optimale waarde van de meeste belangrijk parameters die de prestatie beïnvloeden is een belangrijk deel van het onderzoek.

Startend met een implementatie op één FGPA is een generiek model ontwikkelend, waarbij één van de belangrijkste grootheden de schaalbaarheid van de implementatie is, zodat enorme grote Cellulaire Automaten bestudeerd kunnen worden. Gebaseerd op dit model worden Cellulaire Automaten gecategoriseerd as rekenbegrensd of i/o-begrensd. Het model is vervolgens gevalideerd voor zowel rekenbegrensde en i/o-begrensde tweedimensionale Cellulaire Automaten (variërend van het enkele bit-state 'Game of Life' tot een floating point gebasseerde Rooster Boltzmann Automaat). De modelvoorspellingen zijn tot 7% nauwkeurig. Voor een implementatie van de D2Q9 Rooster Boltzmann automaat op één FPGA is een speedup gemeten van 2,3 in vergelijking met een Fortran implementatie op een general purpose CPU.

Vervolgens is een implementatie gerealiseerd op twee FPGAs, en in vergelijking met de implementatie op één enkele FPGA is een speedup van 1,8 gerealiseerd. Het prestatie model laat zien dat zolang de implementatie rekenbegrensd is, het goed mogelijk is een

*translation by Dr. Alfons Hoekstra.

D2Q9 Rooster Boltzmann Automaat op meerdere FPGAs te implementeren. Vervolgens is een implementatie gerealiseerd van de floating-point Cellulaire Automaat op Maxwell - een supercomputer met 64 parallelle FPGAs - waarmee het potentieel van special purpose rekening voor HPC is gedemonstreerd. Ook voor deze implementatie is een prestatiemodel ontwikkeld en gevalideerd.

Ten slotte draagt dit werk bij een nieuw idee om te onderzoeken hoe cellulaire automaten als parallel rekenparadigma zouden kunnen functioneren op multicore architecturen. Het inherente parallellisme van Cellulaire Automaten, multicore architecturen en FPGA chips vraagt om dieper onderzoek naar een mogelijke toekomstige rekenplatform op het kruispunt van deze drie concepten.